

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Keisuke Miyagawa et al. Art Unit : Unknown
Serial No. : New Application Examiner : Unknown
Filed : October 31, 2003
Title : DISPLAY DEVICE AND CONTROLLING METHOD THEREOF

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicants hereby confirm their claim of priority under 35 USC §119 from the following application:

Japan Application No. 2002-318974 filed October 31, 2002

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: October 31, 2003



John F. Hayden
Reg. No. 37,640

Fish & Richardson P.C.
1425 K Street, N.W.
11th Floor
Washington, DC 20005-3500
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 3 1 日
Date of Application:

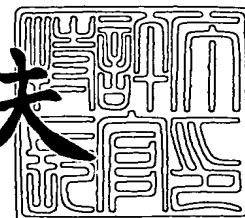
出 願 番 号 特 願 2 0 0 2 - 3 1 8 9 7 4
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 1 8 9 7 4]

出 願 人 株式会社半導体エネルギー研究所
Applicant(s):

2 0 0 3 年 9 月 1 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 P006703

【提出日】 平成14年10月31日

【あて先】 特許庁長官 殿

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 宮川 恵介

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 小山 潤

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】** 表示装置及びその制御方法**【特許請求の範囲】****【請求項 1】**

第 1 の発光素子と、前記第 1 の発光素子に接続される第 1 のトランジスタを有する画素と、
第 2 の発光素子と、前記第 2 の発光素子に接続される第 2 のトランジスタを有するモニター素子と、
電源電圧制御手段と、を有する表示装置であって、
前記電源電圧制御手段は、前記第 2 のトランジスタのソース・ドレイン間電圧が一定の値となるように修正する機能を有することを特徴とする表示装置。

【請求項 2】

第 1 の発光素子と、前記第 1 の発光素子に接続される第 1 のトランジスタを有する画素と、
第 2 の発光素子と、前記第 2 の発光素子に接続される第 2 のトランジスタを有するモニター素子と、を有する表示装置であって、
前記第 1 及び第 2 のトランジスタのソース・ドレイン間電圧を飽和領域と線形領域との境界付近に設定する電源電圧制御手段を有することを特徴とする表示装置。

【請求項 3】

第 1 の発光素子と、前記第 1 の発光素子に接続される第 1 のトランジスタを有する画素と、
第 2 の発光素子と、前記第 2 の発光素子に接続される第 2 のトランジスタを有するモニター素子と、を有する表示装置であって、
前記第 2 のトランジスタのソース・ドレイン間電圧を一定の値となるように修正することにより、前記第 1 のトランジスタのソース・ドレイン間電圧を飽和領域と線形領域との境界付近に設定する電源電圧制御手段を有することを特徴とする表示装置。

【請求項 4】

第1のトランジスタと、前記第1のトランジスタの第1の電極に接続される第1の発光素子と、を有する画素と、
第2のトランジスタと、前記第2のトランジスタの第1の電極に接続される第2の発光素子と、を有するモニター素子と、
電源電圧制御手段と、を有する表示装置であって、
前記電源電圧制御手段の入力端子は、前記第1及び第2のトランジスタの第2の電極とそれぞれ接続され、前記電源電圧制御手段の出力端子は、前記第1及び第2の発光素子の電極と接続され、前記第1及び第2のトランジスタのソース・ドレイン間電圧を飽和領域と線形領域との境界付近に設定する機能を有することを特徴とする表示装置。

【請求項5】

請求項2乃至4のいずれか一において、前記飽和領域はトランジスタの $V-I$ 特性において、 $|V_{ds}| > |V_{gs} - V_{th}|$ を満たすことを特徴とする表示装置。

【請求項6】

請求項2乃至5のいずれか一において、前記線形領域はトランジスタの $V-I$ 特性において、 $|V_{ds}| < |V_{gs} - V_{th}|$ を満たすことを特徴とする表示装置。

【請求項7】

第1のトランジスタと、前記第1のトランジスタの第1の電極に接続される第1の発光素子と、を有する画素と、
第2のトランジスタと、前記第2のトランジスタの第1の電極に接続される第2の発光素子と、を有するモニター素子と、
電源電圧制御手段と、を有する表示装置であって、
前記電源電圧制御手段の入力端子は、前記第1及び第2のトランジスタの第2の電極とそれぞれ接続され、前記電源電圧制御手段の出力端子は、前記第1及び第2の発光素子の電極と接続されていることを特徴とする表示装置。

【請求項8】

第1のトランジスタと、第1の発光素子を有し、前記第1のトランジスタの第1の電極と前記第1の発光素子の第1の電極が接続される画素と、
第2のトランジスタと、第2の発光素子を有し、前記第2のトランジスタの第1

の電極と前記第 2 の発光素子の第 2 の電極が接続されるモニター素子と、
電源電圧制御手段とを有する表示装置であって、
前記電源電圧制御手段の入力端子は、前記第 2 のトランジスタの第 1 の電極と電
氣的に接続され、
前記電源電圧制御手段の出力端子は前記第 1 の発光素子の第 2 の電極及び前記第
2 の発光素子の第 2 の電極と電氣的に接続されることを特徴とした表示装置。

【請求項 9】

複数の信号線と、複数の走査線と、
前記信号線及び前記走査線に接続される第 1 のトランジスタと、前記第 1 のトラ
ンジスタの第 1 の電極に接続される第 1 の発光素子と、を有する画素と、
前記走査線に接続される第 2 のトランジスタと、前記第 2 のトランジスタの第 1
の電極に接続される第 2 の発光素子と、を有するモニター素子と、
前記走査線に接続される第 3 のトランジスタと、第 3 の発光素子と、を有するダ
ミー画素と、を有する表示装置であって、
前記画素における前記信号線は FPC と接続され、
前記モニター素子における前記信号線は電源電圧制御手段と接続されることを特
徴とする表示装置。

【請求項 10】

第 1 のトランジスタと、前記第 1 のトランジスタの第 1 の電極に接続される第 1
の発光素子と、を有する画素と、
第 2 のトランジスタと、前記第 2 のトランジスタの第 1 の電極に接続される第 2
の発光素子と、を有するモニター素子と、
第 3 のトランジスタと、第 3 の発光素子と、を有するダミー画素と、
が設けられたパネルと、
前記画素及び前記モニター素子に接続される電源電圧制御手段と、電源回路と、
コントローラとが設けられたプリント基板と、を有する表示装置であって、
前記電源電圧制御手段の入力端子は、前記第 1 及び第 2 のトランジスタの第 2 の
電極とそれぞれ接続され、前記電源電圧制御手段の出力端子は、前記第 1 及び第
2 の発光素子の電極と接続されることを特徴とする表示装置。

【請求項 1 1】

請求項 1 乃至 1 0 のいずれか一において、前記電源電圧制御手段はオペアンプであることを特徴とする表示装置。

【請求項 1 2】

第 1 のトランジスタと、第 1 の発光素子を有し、前記第 1 のトランジスタの第 1 の電極と前記第 1 の発光素子の第 1 の電極が接続される画素と、

第 2 のトランジスタと、第 2 の発光素子を有し、前記第 2 のトランジスタの第 1 の電極と前記第 2 の発光素子の第 2 の電極が接続されるモニター素子と、
スイッチングレギュレータとを有する表示装置であって、

前記スイッチングレギュレータの基準電圧入力端子は、前記第 2 のトランジスタの第 1 の電極と電氣的に接続され、
前記スイッチングレギュレータの出力端子は前記第 1 の発光素子の第 2 の電極及び前記第 2 の発光素子の第 2 の電極と電氣的に接続されることを特徴とした表示装置。

【請求項 1 3】

第 1 の発光素子と、前記第 1 の発光素子に接続される第 1 のトランジスタを有する画素と、

第 2 の発光素子と、前記第 2 の発光素子に接続される第 2 のトランジスタを有するモニター素子と、

前記画素及び前記モニター素子に接続される電源電圧制御手段と、を有する表示装置の制御方法であって、

前記電源電圧制御手段により前記第 1 及び第 2 のトランジスタのソース・ドレイン間電圧を決定することを特徴とする表示装置の制御方法。

【請求項 1 4】

第 1 の発光素子と、前記第 1 の発光素子に接続される第 1 のトランジスタを有する画素と、

第 2 の発光素子と、前記第 2 の発光素子に接続される第 2 のトランジスタを有するモニター素子と、

前記画素及び前記モニター素子に接続される電源電圧制御手段と、を有する表示

装置の制御方法であって、

前記電源電圧制御手段により前記第 1 及び第 2 のトランジスタのソース・ドレイン間電圧を飽和領域と線形領域との境界付近に設定することを特徴とする表示装置の制御方法。

【請求項 15】

第 1 のトランジスタと、前記第 1 のトランジスタの第 1 の電極に接続される第 1 の発光素子と、を有する画素と、

第 2 のトランジスタと、前記第 2 のトランジスタの第 1 の電極に接続される第 2 の発光素子と、を有するモニター素子と、

前記画素及び前記モニター素子に接続される電源電圧制御手段と、を有する表示装置の制御方法であって、

前記電源電圧制御手段の入力端子は、前記第 1 及び第 2 のトランジスタの第 2 の電極とそれぞれ接続され、前記電源電圧制御手段の出力端子は、前記第 1 及び第 2 の発光素子の電極と接続され、

前記第 2 のトランジスタのソース・ドレイン間電流を制御することにより、前記第 1 のトランジスタのソース・ドレイン間電圧を飽和領域と線形領域との境界付近に設定することを特徴とする表示装置の制御方法。

【請求項 16】

請求項 15 において、リファレンス電源と抵抗、又は電流源により前記第 2 のトランジスタのソース・ドレイン間電流を制御することを特徴とする表示装置の制御方法。

【請求項 17】

第 1 のトランジスタと、第 1 の発光素子を有し、前記第 1 のトランジスタの第 1 の電極と前記第 1 の発光素子の第 1 の電極が接続される画素と、

第 2 のトランジスタと、第 2 の発光素子を有し、前記第 2 のトランジスタの第 1 の電極と前記第 2 の発光素子の第 2 の電極が接続されるモニター素子と、
電源電圧制御手段とを有する表示装置の制御方法であって、

前記電源電圧制御手段の反転入力端子は、前記第 2 のトランジスタの第 1 の電極と電氣的に接続され、前記電源電圧制御手段の出力端子は前記第 1 の発光素子の

第2の電極及び前記第2の発光素子の第2の電極と電氣的に接続され、前記第2のトランジスタのソース・ドレイン間電圧を制御することにより、前記第1のトランジスタのソース・ドレイン間電圧を飽和領域と線形領域との境界付近に設定することを特徴とする表示装置の制御方法。

【請求項18】

請求項13乃至17のいずれか一において、前記電源電圧制御手段はオペアンプであることを特徴とする表示装置の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は発光素子を備えた表示装置（発光装置）に係り、特に電流駆動方式を行う表示部が形成された表示装置の制御方法に関する。

【0002】

【従来の技術】

発光素子を用いた表示装置に多色表示するときの駆動方法としては、デジタル階調方式（デジタル駆動方式）とアナログ階調方式（アナログ駆動方式）が挙げられる。前者のデジタル階調方式は、発光素子をオン（輝度がほぼ100%である状態）とオフ（輝度がほぼ0%である状態）の2値で駆動させ、その発光面積や発光時間を制御することによって階調を得る方式である。また後者のアナログ階調方式は、発光素子へアナログ入力データを書き込み、階調をアナログ的に変調する制御方式である。

【0003】

そして更に、発光素子に加える電圧によって階調表示を行う定電圧駆動と、発光素子に流れる電流によって階調表示を行う定電流駆動とがある。電流駆動では、発光素子に流れる電流の制御にはトランジスタ（以下、駆動用トランジスタと表記する）を使用している。

【0004】

駆動用トランジスタの動作について、図8に示すV—I特性を用いて説明する。駆動用トランジスタの動作領域は、飽和領域と線形領域とがある。

【0005】

まず線形領域とは、ソース・ドレイン間電圧 (V_{ds}) とゲート・ソース間電圧 (V_{gs}) とにより電流値が決まる領域 ($|V_{ds}| < |V_{gs} - V_{th}|$) である。また、線形領域においては以下の式 (1) が成り立つ。なお I_{ds} は駆動用トランジスタのチャネル形成領域を流れる電流量である。また $\beta = \mu C_0 \cdot W/L$ であり、 μ は駆動用トランジスタの移動度、 C_0 は単位面積あたりのゲート容量、 W/L はチャネル形成領域のチャネル幅 W とチャネル長 L の比である。

【0006】

$$I_{ds} = \beta \{ (V_{gs} - V_{th}) V_{ds} - 1/2 \cdot V_{ds}^2 \} \dots (1)$$

【0007】

式 (1) からわかるように、線形領域においては、 V_{ds} と V_{gs} とにより電流値が定まる。線形領域においては、 V_{ds} が小さくなると電流値も小さくなる。一方、 $|V_{gs}|$ を大きくしていても、電流値は増加しにくい。

【0008】

そのため、駆動用トランジスタを線形領域で動作させると、発光素子の両電極間に流れる電流値は、 $|V_{gs}|$ と $|V_{ds}|$ の両者の値によって変化する。駆動用トランジスタをスイッチとして用いて、必要なときに電源線と発光素子とをショートすることによって、発光素子に電流を流す。そして発光素子に流れる電流値は、駆動用トランジスタに接続された発光素子の特性（製造工程でのバラツキや劣化）に影響を受けてしまう。

【0009】

また飽和領域とは、ソース・ドレイン間電圧 (V_{ds}) が変わっても電流値がほとんど変化しない、つまり、ゲート・ソース間電圧 (V_{gs}) のみによって電流値が決まる領域 ($|V_{ds}| > |V_{gs} - V_{th}|$) である。

【0010】

また飽和領域においては以下の式 (2) が成り立つ。

【0011】

$$I_{ds} = \beta (V_{gs} - V_{th})^2 \dots (2)$$

【0012】

式(2)からもわかるように、飽和領域での電流値は V_{ds} によってほとんど変化せず、 V_{gs} のみによって電流値が定まる。そのため、飽和領域における電流値は、駆動用トランジスタに接続された発光素子の特性に影響を受けない。

【0013】

そして、駆動用トランジスタを飽和領域で動作させると、発光素子の両電極間に流れる電流量は、駆動用トランジスタの $|V_{gs}|$ の変化に大きく依存し、 $|V_{ds}|$ の変化に対しては依存しない。駆動用トランジスタのゲート電圧を制御することによって、必要な電流量を発光素子に流すことができる。つまり、駆動用トランジスタを電圧制御電流源として用いており、電源線と発光素子の間に一定の電流が流れるように設定されている。

【0014】

これを利用した定電流駆動は、駆動用トランジスタを飽和領域で動作させることにより、 V_{ds} が変わっても電流値が変化しないため、発光素子へ流れる電流を発光素子の特性(作製工程によるバラツキ、劣化や温度変化)によらず一定にすることができる。

【0015】

このように駆動用トランジスタの $|V_{gs}|$ の大きさを制御することによって、動作点を飽和領域にしたり、線形領域にしたりすることができる。

【0016】

以上のように駆動用トランジスタを飽和領域で動作させることは、例えば特許文献1に記載されている。

【0017】

【特許文献1】

特開2002-108285号公報

【0018】

【発明が解決しようとする課題】

上記定電流駆動では、発光素子の劣化によりトランジスタの V_{ds} がある程度以上、低下してしまうと、動作領域が線形領域に入ってしまう。これを防ぐため、劣化分(劣化分の電圧 α とする)を見越した V_{ds} を設定電圧(動作時における駆

動用トランジスタの V_{ds})としている。この電圧 α は、発光素子の劣化特性によって決まる。

【0019】

つまり従来の設定電圧は、図8に示すように発光素子の劣化前(810)と劣化後(811)による特性変化のマージンを見込んだ値(812)となっており、 V_{ds} を高く設定する($V_{ds} \geq V_{gs} - V_{Th} + \alpha$)必要があった。

【0020】

そのため、発光素子へ印加する電圧、すなわち発光素子の陰極と陽極にかかる電圧が高くなってしまい、それに伴い発熱や消費電力が高くなってしまった。

【0021】

そこで本発明は、設定電圧に発光素子の劣化による電圧 α を加えずに動作させる画素構成を提供することを課題とする。すなわち設定電圧を飽和領域と線形領域との境界付近(図8の813)とする画素構成を提供することを課題とする。また本発明は、当該画素を備える表示装置及びその制御方法を提供することを課題とする。

【0022】

【課題を解決するための手段】

上記課題を鑑み本発明は、発光素子の劣化に伴う電流値の変化をフィードバックし、設定電圧の設定を行う電源電圧を制御する手段を設け、設定電圧を修正することを特徴とする。すなわち、設定電圧を飽和領域と線形領域との境界付近(臨界付近)とし、特に初期の設定電圧は劣化分の電圧 α のマージンを要しないことを特徴とする。

【0023】

具体的に本発明は、発光素子の劣化を調べるための素子(モニター素子と表記する)を使い、モニター素子の劣化状態を考慮しながら電源電圧を制御する。つまり、モニター素子の駆動用トランジスタのゲート電極、及びソース電極の電位を固定し、ドレイン電極(ドレイン端)の電位を、発光素子の劣化に応じて制御し、ソース・ドレイン間電圧を一定の値に修正する。

【0024】

図1には本発明の構成の模式図を示し、モニター素子101と、画素102と、を有する画素部103が記載される。またモニター素子101は、発光素子を有し、該画素に接続される駆動用トランジスタを有する。また画素102は、発光素子を有し、該画素に接続される駆動用トランジスタを有する。そしてモニター素子101と、画素102とに接続される第1電極104及び第2の電極105を有し、第1の電極の電位を V_1 とし、第2の電極の電位を V_2 とする。なお、モニター素子を設ける位置はいつでもよく、画素部外に設けても構わない。

【0025】

そして、モニター素子の劣化に伴う電流値の変化を把握し、該電流値を一定に保つように電源電圧を制御する手段を有する。すなわち、モニター素子101の劣化に伴う電流値の変化を、画素の電源電圧にフィードバックし、第1の電極の電位： V_1 は固定し、第2の電極の電位： V_2 を変化させる。第2の電極105は、モニター素子101と画素102につながれているため、 V_2 の変化により画素102の電流値は一定に保たれる。

【0026】

また図1において、画素とモニター素子とが有するレイアウトや素子構成は同一とし、接続関係（接続の有無）が異なるように形成すればよい。しかし、本発明では画素とモニター素子とが有する構成は必ずしも同一である必要はない。但し、同一の構成であり接続関係のみを異ならせる場合、プロセスを変更したり、追加したりする必要がなく、コンタクト等の設計を変更するのみで済むため、簡便にモニター素子を作製することができる。

【0027】

次に、図2のフローチャートを参照しながら、電源電圧を制御する動作について説明する。

【0028】

まず、モニター素子及び画素が有する発光素子に印加する電圧（発光素子の駆動電圧）を設定する。このとき駆動用トランジスタが飽和流域で動作するように設定するが、発光素子の劣化マージン（電圧 α ）は必ずしも必要ではない。すなわち本発明により、従来の電圧 α を不要とするか、又は小さくすることが可能と

なる。

【0029】

その後、モニター素子や画素の発光素子に信号が入力され、点灯（発光）する。このとき画素において、多色表示を行う階調表示方法は時間階調でもアナログ階調でも構わない。

【0030】

そして、画素における発光素子の劣化は時間と共に進んでいき、同様にモニター素子の発光素子の劣化も進んでいく。このときの画素における発光素子は、階調を表示していることもあり、常時、点灯しているものは少ない。それに対し、モニター素子の発光素子は常時、発光するように制御されている。つまり、モニター素子の発光素子の劣化が最も進むようになっている。そのため、モニター素子の発光素子の劣化状態に合わせて設定電圧を決定するように電源電圧を制御すれば、画素の発光素子の劣化を考慮した上、修正することができる。

【0031】

モニター素子の発光素子が劣化すると、発光素子の抵抗値が高くなり、駆動用トランジスタの I_{ds} が下がり、駆動用トランジスタの V_{ds} が低下する。このとき、電源電圧を制御する手段は電流値が設定電流となるように設定電圧を戻そうとする。すなわち、 V_2 を下げ、発光素子に印加する電圧を高めようとする。そしてモニター素子と画素とで V_2 が共通であるため、同時に、画素の設定電圧も修正されている。

【0032】

なお本発明は、モニター素子の劣化による電圧値の変化を把握し、電源電圧を制御してもよい。また本発明は、モニター素子の劣化による電圧値、電流値以外の変化を把握し、電源電圧を制御してもよい。更に本発明は、劣化を原因とするモニター素子の特性変化を把握し、電源電圧を制御してもよい。

【0033】

以上のように、本発明は、発光素子の点灯開始から設定電圧に、発光素子の劣化マージン（電圧 α ）を加えなくとも、駆動用トランジスタを飽和領域で動作させることができる。そのため、発光素子の劣化に伴う設定電圧のマージンが不要

となる。一般に、劣化マージンの電圧 α は、2～6 V 程度見込むため、駆動電圧が 2～6 V 低下することとなる。その結果、画素における発熱や消費電力を低減することができる。特に、駆動用トランジスタの発熱を低減することができるため、発光素子の劣化を防止することができる。

【0034】

【発明の実施の形態】

以下に、本発明の実施の形態を図面に基づいて説明する。なお、実施の形態において、能動素子はゲート、ソース、ドレインの3端子を有するが、ソース電極、ドレイン電極に関しては、素子の構造上、区別が明確に出来ない。よって便宜上、素子間の接続について説明する際は、ソース電極、ドレイン電極のうち一方を第1の電極、他方を第2の電極と表記する。

【0035】

(実施の形態1)

本実施の形態では、電源電圧制御手段にオペアンプを使用する一例を、図3を用いて説明する。なお本実施の形態では、駆動用トランジスタはpチャネル型の場合で説明するが、本発明の駆動用トランジスタはnチャネル型であっても構わない。また、本実施の形態では、本発明の一例として V_1 を画素311の陽極の電位（アノード電位、 V_{anode} ）とし、 V_2 を画素311及びモニター素子301の陰極の電位（カソード電位、 $V_{cathode}$ ）とする。

【0036】

図3（A）には、本発明の画素構成の等価回路図を示す。モニター素子301及び画素311はそれぞれ、駆動用トランジスタ302、312と、駆動用トランジスタの第2の電極とそれぞれ接続される発光素子303、313とを有し、発光素子303及び313はそれぞれオペアンプ320の出力と接続されており、電圧 V_2 となっている。また、駆動用トランジスタ302、312の第1の電極は、発光素子の電極と同電位 V_1 となっている。

【0037】

そして、オペアンプ320の非反転入力端子（+側）は、画素の駆動用トランジスタ312の第1の電極と接続され、反転入力端子（-側）は、モニター素子

の駆動用トランジスタ 302 の第 1 の電極と接続されている。そして、モニター素子の駆動用トランジスタは抵抗 (R) を介してリファレンス電源 (V_{ref}) に接続される。なお、 V_{ref} は V_1 (V_{anode}) より高電圧である。

【0038】

次いで、モニター素子の駆動用トランジスタの電圧 (V_{ds}) の設定方法の手順について説明する。

【0039】

まず、 V_1 (すなわちモニター素子の V_{anode}) を設定する。このとき、表示装置の仕様に基づいて決定すればよい。一般的な表示装置での仕様は、 $V_1 = 2 \sim 6$ V である。そして、飽和領域で所定の電流 (I_{ref}) が流れるように駆動用トランジスタ 302 のゲート電圧 (V_{moni}) を設定する。次いで、駆動用トランジスタ 312 のゲート電圧 (V_{pix}) を V_{moni} 、又はそれ以下に設定する。

【0040】

そして、モニター素子 301 に所定の電流 (I_{ref}) が流れ、且つ駆動用トランジスタ 302 が飽和領域で動作するようにリファレンス電源 V_{ref} 及び抵抗 R の値を設定する。なお、リファレンス電源 V_{ref} 及び抵抗 R 以外にも、モニター素子を流れる所定の電流を供給する手段であればよく、図 3 (B) に示すように電流源を用いて所定の電流 (I_{ref}) を供給してもよい。

【0041】

すなわち、 V_1 、 V_{ref} 、 V_{moni} 、 V_{pix} 及び R の値を実施者が決定し、モニター素子の駆動用トランジスタ 302 の I_{ds} を外部から制御する。

【0042】

以上のようにモニター素子を設定し、表示を開始する (動作状態又は駆動状態という)。その後時間が経過するにつれ、モニター素子の発光素子 303 は劣化する。同様に画素の発光素子 313 も劣化している。そして発光素子の劣化に伴い、抵抗値が高くなるため、モニター素子を流れる電流値が下がる。

【0043】

ここでオペアンプについて説明する。オペアンプ 320 の基本的な機能として、入力電位がほぼ 0 (ゼロ) であり、非反転入力端子及び反転入力端子の電圧が

ほぼ等しいことから、以下の式が成立する。

【0044】

$$I_{\text{ref}} = (V_{\text{ref}} - V_1) / R = (V_1 - V_2) / R_{\text{moni}}$$

$$\therefore V_2 = (R_{\text{moni}} / R + 1) \cdot V_1 - (R_{\text{moni}} / R) \cdot V_{\text{ref}}$$

【0045】

R_{moni} は、駆動用トランジスタ302の第1の電極と発光素子303の電源側との間の抵抗値である。オペアンプは、上式より R_{moni} が変化すると V_2 も変化し、 I_{ref} が一定になるように動作することがわかる。

【0046】

このようなオペアンプにより設定電圧が修正され、モニター素子と画素とで V_2 (V_{cathode}) は共通であるため、画素の駆動用トランジスタの V_{ds} も修正される。

【0047】

また本実施の形態では、 I_{ds} を決定し、該 I_{ds} を制御することを特徴としている。そのため、駆動用トランジスタの電気特性が温度等により変化したときでも、 V_{ds} は飽和領域に設定される。

【0048】

ここで、モニター素子の設定電流値について、画素との発光素子の劣化速度の違いを考慮して補足する。

【0049】

例えば、デジタル階調方式の場合、信号電流（映像信号）に基づいて画素の発光素子は発光と非発光（消去）を繰り返す。それに対してモニター素子の発光素子は、常時、発光するように設定されている。そのため、画素の発光素子と比較して、モニター素子の発光素子は劣化が速く進んでしまう。すなわち、モニター素子の発光素子の劣化が最も大きいことになる。

【0050】

つまり、オペアンプは、劣化が最も大きいモニター素子の発光素子の劣化を修正するように駆動用トランジスタの V_{ds} を設定すれば、全画素の駆動用トランジスタにおいて発光素子の劣化を見込んだ電圧を設定することができる。従って、

画素の発光素子の発光と非発光とに合わせて、モニター素子の発光素子を制御する必要はない。

【0051】

しかし好ましくは、画素の発光素子が1フレームにおいて発光する割合（duty比）を求め、それに合わせてモニター素子の発光素子を発光させるとよい。つまり、デジタル階調方式の場合、モニター素子の設定電流値は、発光時電流値×duty比となるようにするとよい。

【0052】

またアナログ階調方式の場合、上述したように階調は発光素子へ流れる電流値の大きさによって制御している。よって、アナログ階調方式の場合、最大発光画素の平均電流値以上となるようにすればよい。

【0053】

すなわち、本発明は、モニター素子の劣化を計測し、モニター素子の設定電圧を飽和領域とすることにより、全画素の発光素子の劣化を見込んだ設定電圧を得ることができる。

【0054】

更に、発光素子は赤（R）、緑（G）、青（B）の材料により、劣化率が異なってくる。その場合、モニター素子の発光素子の劣化を、各発光素子のうち最も劣化の進んでいるものと同等以上とすることで、 V_2 （ V_{cathode} ）を必要十分な値とすることが可能となる。

【0055】

このように本発明は、設定電圧に劣化マージン（電圧 α ）を加えない値とすることができる。そのため、発光素子の劣化に伴う設定電圧のマージンが不要となり、発熱や消費電力を低減することができる。特に、駆動用トランジスタの発熱を低減することができるため、発光素子の劣化を防止することができる。

【0056】

（実施の形態2）

本実施の形態では、実施の形態1と異なる画素構成を、図4を用いて説明する。なお本実施の形態では、駆動用トランジスタはpチャネル型とし、 V_1 を発光

素子のアノード電位 (V_{anode})、 V_2 を発光素子のカソード電位 (V_{cathode})とした場合で説明する。

【0057】

図4に示す画素構成の等価回路図は、実施の形態1と同様に、モニター素子401及び画素411はそれぞれ、駆動用トランジスタ402、412と、駆動用トランジスタの第2の電極とそれぞれ接続される発光素子403、413とを有し、発光素子403及び413はそれぞれオペアンプ420の出力端子と接続されており、電圧 V_2 となっている。また、駆動用トランジスタ402、412の第1の電極は、発光素子の電極と同電位 V_1 となっている。

【0058】

そして実施の形態1と異なり、オペアンプ420の非反転入力端子(+側)は、バイアス電源 V_b と接続され、反転入力端子(-側)は、モニター素子の駆動用トランジスタ402と、発光素子403との間に接続されている。

【0059】

次いで、モニター素子の駆動用トランジスタの電圧 (V_{ds}) の設定方法の手順について説明する。

【0060】

まず、 V_1 を設定する。このとき、表示装置の仕様に基づいて決定すればよい。そして、飽和領域でモニター素子に所定の電流 (I_{ref}) が流れるように、駆動用トランジスタ402のゲート電圧 (V_{moni}) を設定する。また駆動用トランジスタ412のゲート電圧 (V_{pix}) を V_{moni} と同一、又はそれ以下に設定する。

【0061】

次いで、モニター素子の駆動用トランジスタ402が飽和領域で動作するように V_b を決定する。すなわち駆動用トランジスタの V_{ds} を決定する。以上のように、オペアンプにより、モニター素子401に流れる電流値が決まり、モニター素子401に流れる電流が発光素子403に流れるように V_2 (V_{cathode}) が決定される。

【0062】

すなわち、 V_1 及び V_b の値を外部から決定し、モニター素子の駆動用トランジスタの V_{ds} を制御する。

【0063】

以上のように設定し、表示を開始すると、発光素子の劣化に伴い、抵抗値が高くなる。すると、モニター素子を流れる電流値が下がると共に、駆動用トランジスタ402の V_{ds} が下がろうとする。ところが、オペアンプの入直端子間の電位差は理想的には0（ゼロ）なので、 V_{ds} は一定に保たれる。そして V_{gs} 、 V_{ds} が一定のため、 I_{ds} は一定となり、 I_{ds} から V_2 が自動的に設定される。

【0064】

そして、モニター素子と画素とで V_2 （ $V_{cathode}$ ）は共通であるため、画素の駆動用トランジスタの V_{ds} も設定されたことになる。

【0065】

以上のように本実施の形態は、 V_{ds} を決定することを特徴とする。そして直接 V_{ds} を制御する本実施の形態は、 I_{ds} を決定する実施の形態1と比べ、簡便に電圧を設定することが可能となる。

【0066】

このように本発明は、発光素子の点灯開始から設定電圧に劣化マージン（電圧 α ）を必要としない。そのため、発光素子の劣化に伴う設定電圧のマージンが不要となり、発熱や消費電力を低減することができる。特に、駆動用トランジスタの発熱を低減することができるため、発光素子の劣化を防止することができる。

【0067】

（実施の形態3）

本実施の形態では、実施の形態1及び2とは異なる画素構成を説明する。

【0068】

図10は実施の形態2で述べた回路において、電源電圧制御手段をオペアンプの代わりにスイッチングレギュレータ3000を用いたものである。オペアンプを用いた構成ではオペアンプ用の電源回路が必要となる。本実施の形態ではスイッチングレギュレータを使うことにより、オペアンプとその電源回路を1つにすることが可能になる。

【0069】

以下に、スイッチングレギュレータを有する画素構成について説明する。図10において、スイッチングレギュレータ3000は誤差増幅器3001、PWMコンパレータ3002、基準電源3003、3010、発振回路3004、スイッチングトランジスタ3008、インダクタ3009、ダイオード3006、平滑コンデンサ3005、バッテリー3007によって構成される。また実施の形態2と同様に、モニター素子が有する駆動用トランジスタ3011、駆動用トランジスタ3011の第1の電極に接続される発光素子3012と、画素が有するの駆動用トランジスタ3013、駆動用トランジスタ3013の第1の電極に接続される発光素子3014を備えている。そして、トランジスタ3011及び3013のゲート電極は電源3015が接続され、トランジスタ3011及び3013のそれぞれの第2電極は電源3016が接続されている。

【0070】

次に、スイッチングレギュレータの動作について説明する。動作開始時にはスイッチングレギュレータの出力にあたる平滑コンデンサ3005の電位は0である。誤差増幅器3001の反転入力端子には平滑コンデンサの電位が入力され、非反転入力端子には発光素子からの電位が与えられる。トランジスタ3011の電流は発光素子3012に流れ、発光素子に電圧が発生する。この電圧が基準電源3010より高ければ、誤差増幅回路3001はその出力を低くするように動作させる。そうするとPWMコンパレータ3002は発振のデューティを変えインダクタ3009の電圧が下がるように動作する。それによって、平滑コンデンサ3005の電位も低下し、発光素子3012のアノード電位も低下し、基準電源3010と同様な電位まで低下する。また、発光素子3012のアノード電位が基準電源3010より低い場合は、逆の動作がおり、やはり基準電源3010と同じ電位に上昇する。

【0071】

このようにして、スイッチングレギュレータ3000を用いても、オペアンプと同様の効果がみられ、且つ、電源の削減をすることができる。

【0072】

(実施の形態 4)

本実施の形態では、モニター素子を有する画素部について、図 5 及び図 6 を用いて説明する。また本実施の形態での能動素子であるトランジスタは、絶縁表面に形成された薄膜トランジスタ（以下、TFTと表記する）を用いる。

【0073】

図 5 は、第 1 のダミー画素 501、モニター素子 502、第 2 のダミー画素 503 及び画素 504 が順に設けられている画素部 500 の等価回路図を示す。また、第 1 及び第 2 のダミー画素は、隣の画素が存在しない端部の画素を、周辺の画素と同条件とし画素部全てにおいて、画素が均等な条件となるように設けている。

【0074】

ダミー画素、モニター素子及び画素は同様の構成を備えており、信号線 521 と第 1 の走査線 522 との交差部に、第 1 の TFT（選択用 TFT）511、第 2 の TFT（消去用 TFT）512、第 3 の TFT（駆動用 TFT）513、容量素子 514 及び発光素子 515 を有している。なお本実施の形態では、選択用 TFT 及び消去用 TFT を n チャンネル型 TFT、駆動用 TFT を p チャンネル型 TFT で形成する。また、消去用 TFT のゲート電極に接続される第 2 の走査線 523 と、消去用 TFT の第 1 の電極、駆動用 TFT の第 1 の電極にそれぞれ接続される電流供給線 524 とを有する。

【0075】

但しダミー画素、モニター素子及び画素は、各構成の接続関係が異なっている。まず、第 1 及び第 2 のダミー画素は、選択用 TFT 511 の第 1 の電極と、信号線 521 とは接続されていない。また、駆動用 TFT 513 の第 1 の電極と、発光素子 515 の第 1 の電極とは接続されていない。これは、ダミー画素が隣の画素が存在しない端部の画素を、周辺の画素と同条件とし、全画素が均等な条件となるために設けており、点灯させる必要がなく、信号線からのデータを画素へ書き込んだり、発光素子を点灯させたりする必要がないからである。また本発明において、ダミー画素を点灯させても構わない。そして、ダミー画素の信号線 521 と電流供給線 524 とが接続され、同電位になっている。

【0076】

またモニター素子は、選択用TF T 5 1 1の第1の電極と、信号線5 2 1とは接続されていない。しかし、信号線5 2 1と、発光素子5 1 5の第1の電極とは接続されている。これは、モニター素子を常時点灯させ、最も劣化が進むようにするためである。そのため、発光素子の輝度情報である信号線からの電圧は、選択用TF T 5 1 1を介して発光素子へ入力する必要はない。そして、モニター画素の信号線5 2 1と電流供給線5 2 4はそれぞれオペアンプに接続されている。

【0077】

また画素は、選択用TF T 5 1 1の第1の電極と、信号線5 2 1とは接続され、駆動用TF T 5 1 3の第1の電極と、発光素子5 1 1の第1の電極とは接続されている。これは、画素は信号線からの信号電圧に基づいて、駆動用TF T 5 1 3を介して発光素子5 1 5が点灯するためである。そして、画素の信号線5 2 1と電流供給線5 2 4とはそれぞれFPC又は駆動回路とに接続されている。

【0078】

また図6は、図5に示した画素部の一部の上面図を示す。第1のダミー画素5 0 1、モニター素子5 0 2、第2のダミー画素5 0 3、一列目の画素5 0 4とが記載されている。これらのダミー画素、モニター素子及び画素は、信号線5 2 1及び電流供給線5 2 4と、第1の走査線5 2 2及び第2の走査線5 2 3との交点において、選択用TF T 5 1 1、消去用TF T 5 1 2、駆動用TF T 5 1 3、及び発光素子（第1電極のみ図示）5 1 5を有し、必要に応じて容量素子（ゲートメタルと、TF T 5 1 3の半導体膜とで構成されている）5 1 4を備えている。なお必要に応じて、駆動用TF Tのゲート容量が小さく、TF Tからのリーク電流が大きい場合、別に容量素子を設ける。

【0079】

図5において説明したが、これらのダミー画素、モニター素子及び画素が備える構成は同じであるが、接続するためのコンタクトの有無が異なっている。すなわち、ダミー画素、モニター素子、及び画素において、選択用TF T 5 1 1と信号線5 2 1と、駆動用TF T 5 1 3と発光素子5 1 5とが接続するか否かの状態が異なっている。

【0080】

第1及び第2のダミー画素は、選択用TF T 5 1 1と信号線5 2 1と、駆動用TF T 5 1 3と発光素子5 1 5の第1の電極との接続領域にコンタクトが設けられていない。それに対してモニター素子は、選択用TF T 5 1 1と信号線5 2 1との接続領域にコンタクトは設けられていないが、駆動用TF T 5 1 3と発光素子5 1 5との接続領域には信号線5 2 1とのコンタクト6 0 1が設けられている。また画素は、選択用TF T 5 1 1と信号線5 2 1と、及び駆動用TF T 5 1 3と発光素子5 1 5との接続領域にそれぞれコンタクト6 0 2、6 0 3が設けられている。

【0081】

そして、モニター素子の信号線及び電流供給線はオペアンプへ接続されるよう引き回し配線が設けられている。また、画素の信号線及び電流供給線はそれぞれFPC端子5 0 6又は駆動回路へ接続される。またダミー画素の信号線及び電流供給線は、それぞれ接続され、同電位となっている。

【0082】

また、モニター素子は一列に設けなくとも、一つのみでもよい。これはモニター素子の接続先であるオペアンプの性能にもよる。更に、モニター素子は複数列に設けてもよく、画素部に対して対称に配置しても構わない。またモニター素子は任意の形状で配置してもよい。

【0083】

一列のモニター素子は電流供給線を介して、並列に接続されており、複数のモニター素子を合わせて一つの大きなモニター素子として見ることもできる。

【0084】

このように、本発明のモニター素子は画素のプロセスを変更することなく、素子のレイアウトの設計を変更することで形成することができる。そして、簡便に形成されたモニター素子により、常に、画素の設定電圧を飽和領域における最適な電圧とすることができる。よって発熱や消費電力を低減でき、更に発光素子の寿命を向上することが可能となる。

【0085】

(実施の形態 5)

上記実施の形態で示した画素部は、発光素子を形成し、外気と触れないよう封止され、パネルとして完成される。そしてパネルに、オペアンプ、コントローラ、電源回路等を含む IC を実装し、表示モジュールとして完成される。本実施の形態では、表示モジュールの具体的な構成について説明する。

【0086】

まず図 11 (A) に、モニター素子 751 を信号線駆動回路 705 の付近に一列設ける模式図を示す。本発明は、図 11 (A) のようにモニター素子一列設ける構成の場合、単色の発光素子を有し、色変換層により RGB を表示させる表示装置に使用すると好ましい。

【0087】

また、図 11 (B) に示すように複数列設けたり、複数箇所に設けたりしてもよい。特に、大型パネルにモニター素子を設ける場合、オペアンプの性能にもよるが、モニター素子を複数列設けた方が好ましい。そしてこのとき、図 11 (B) に示すように、各色 (RGB) の材料による劣化の違いを考慮するため第 1 乃至第 3 モニター素子を設けるとよい。なお、各モニター素子を配置する位置は図 11 (B) に限定されず、画素周辺のいずれに設けてもよい。更には画素部外に設けてもよい。

【0088】

図 7 (A) には図 11 (A) の構成における表示モジュールの外観を示す。表示モジュールは、オペアンプ 750、コントローラ 701 及び電源回路 702 がパネル 700 が実装され、パネル 700 には、発光素子が設けられた各画素と、モニター素子 751 と、ダミー画素 752 とが設けられた画素部 703 と、前記画素部 703 が有する画素を選択する走査線駆動回路 704 と、選択された画素にビデオ信号を供給する信号線駆動回路 705 とが設けられている。そしてモニター素子 751 は、画素部 703 の一边であって、信号線駆動回路 705 付近に設けられ、オペアンプ 750 に接続されている。また末端（最も外側の画素、 $m \times n$ 画素の場合一列目、一行目、 m 列目及び n 行目の画素）の画素を、周辺の画素と同条件とするために、ダミー画素 752 は画素部 703 の周辺（周囲）に設

けている。

【0089】

同様に、ダミー画素 752 は画素部 703 の周辺（周囲）に設けられているが、必要な周辺のみにも設けてもよい。また信号線駆動回路や走査線駆動回路を設ける位置や個数は図 7 に限定されない。

【0090】

そしてプリント基板 706 には、オペアンプ 750、コントローラ 701 及び電源回路 702 が設けられており、コントローラ 701 又は電源回路 702 から出力された各種信号及び電源電圧は、FPC 707 を介してパネル 700 の画素部 703、走査線駆動回路 704、信号線駆動回路 705 に供給される。

【0091】

プリント基板 706 への電源電圧及び各種信号は、複数の入力端子が配置されたインターフェース（I/F）部 708 を介して供給される。

【0092】

なお、本実施の形態ではパネル 700 にプリント基板 706 が FPC 707 を用いて実装されているが、必ずしもこの構成に限定されない。COG (Chip on Glass) 方式を用い、コントローラ 701、電源回路 702 をパネル 700 に直接実装させるようにしても良い。

【0093】

また、プリント基板 706 において、引きまわしの配線間に形成される容量や配線自体が有する抵抗等によって、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりすることがある。そこで、プリント基板 706 にコンデンサ、バッファ等の各種素子を設けて、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりするのを防ぐようにしても良い。

【0094】

図 7（B）に、プリント基板 706 の構成をブロック図で示す。インターフェース 708 に供給された各種信号と電源電圧は、コントローラ 701 と、電源回路 702 に供給される。

【0095】

コントローラ 701 は、A/Dコンバータ 709 と、位相ロックドループ (PLL: Phase Locked Loop) 710 と、制御信号生成部 711 と、SRAM (Static Random Access Memory) 712、713 とを有している。なお本実施の形態では SRAM を用いているが、SRAM の代わりに、SDRAM や、高速でデータの書き込みや読み出しが可能であるならば DRAM (Dynamic Random Access Memory) も用いることが可能である。

【0096】

インターフェース 708 を介して供給されたビデオ信号は、A/Dコンバータ 709 においてパラレル-シリアル変換され、R、G、B の各色に対応するビデオ信号として制御信号生成部 711 に入力される。また、インターフェース 708 を介して供給された各種信号をもとに、A/Dコンバータ 709 において Hsync 信号、Vsync 信号、クロック信号 CLK、交流電圧 (AC Cont) が生成され、制御信号生成部 711 に入力される

【0097】

位相ロックドループ 710 では、インターフェース 708 を介して供給される各種信号の周波数と、制御信号生成部 711 の動作周波数の位相とを合わせる機能を有している。制御信号生成部 711 の動作周波数は、インターフェース 708 を介して供給された各種信号の周波数と必ずしも同じではないが、互いに同期するように制御信号生成部 711 の動作周波数を位相ロックドループ 710 において調整する。

【0098】

制御信号生成部 711 に入力されたビデオ信号は、一旦 SRAM 712、713 に書き込まれ、保持される。制御信号生成部 711 では、SRAM 712 に保持されている全ビットのビデオ信号のうち、全画素に対応するビデオ信号を 1 ビット分ずつ読み出し、パネル 700 の信号線駆動回路 705 に供給する。

【0099】

また制御信号生成部 711 では、ビット毎の、発光素子が発光する期間に関する情報を、パネル 700 の走査線駆動回路 704 に供給する。

【0100】

また電源回路 7 0 2 は所定の電源電圧を、パネル 7 0 0 の信号線駆動回路 7 0 5、走査線駆動回路 7 0 4 及び画素部 7 0 3 に供給する。

【0 1 0 1】

このように形成された表示モジュールは、モニター素子により、常に画素の設定電圧を飽和領域において最適値とすることができる。よって発熱や消費電力を低減でき、更に発光素子の寿命を向上することが可能となる。

【0 1 0 2】

(実施の形態 6)

本発明の表示装置を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等）、記録媒体を備えた画像再生装置（具体的には Digital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それら電子機器の具体例を図 9 に示す。

【0 1 0 3】

図 9（A）はパソコン用、TV 放送受信用、広告表示用その他の情報表示用発光装置であり、筐体 2 0 0 1、支持台 2 0 0 2、表示部 2 0 0 3、スピーカー部 2 0 0 4、ビデオ入力端子 2 0 0 5 等を含む。本発明のモニター素子を備えた画素部は表示部 2 0 0 3 に用いることができる。なお、大型の発光装置の場合、モニター素子を複数列、好ましくは RGB 毎に設けるとよい。このような発光装置、特に大型の発光装置に本発明を適応すると、低消費電力となり、発熱の問題や発光素子の劣化の問題を解決できうる。

【0 1 0 4】

図 9（B）はデジタルスチルカメラであり、本体 2 1 0 1、表示部 2 1 0 2、受像部 2 1 0 3、操作キー 2 1 0 4、外部接続ポート 2 1 0 5、シャッター 2 1 0 6 等を含む。本発明のモニター素子を備えた画素部は表示部 2 1 0 2 に用いることができる。

【0105】

図9（C）はノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明のモニター素子を備えた画素部は表示部2203に用いることができる。

【0106】

図9（D）はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発明のモニター素子を備えた画素部は表示部2302に用いることができる。

【0107】

本発明のモニター素子を備えた画素部を有するノート型パーソナルコンピュータやモバイルコンピュータのように、携帯する電子機器では、低消費電力となり、バッテリーの保持時間を長くすることができる。

【0108】

図9（E）は記録媒体を備えた携帯型の画像再生装置（具体的にはDVD再生装置）であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体（DVD等）読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明のモニター素子を備えた画素部はこれら表示部A、B2403、2404に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0109】

図9（F）はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体2501、表示部2502、アーム部2503を含む。本発明のモニター素子を備えた画素部は表示部2502に用いることができる。

【0110】

図9（G）はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。本発明の

モニター素子を備えた画素部は表示部 2602 に用いることができる。

【0111】

ここで図 9 (H) は携帯電話であり、本体 2701、筐体 2702、表示部 2703、音声入力部 2704、音声出力部 2705、操作キー 2706、外部接続ポート 2707、アンテナ 2708 等を含む。本発明のモニター素子を備えた画素部は表示部 2703 に用いることができる。なお、表示部 2703 は黒色の背景に白色の文字を表示することで携帯電話の消費電流をより抑えることができる。

【0112】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器、特にフラットパネルディスプレイに用いることが可能である。

【0113】

【発明の効果】

本発明は、発光素子の点灯開始から設定電圧を、発光素子の劣化マージンを含まない、又は従来の劣化マージンより低減された飽和領域における電圧とすることができる。そのため、発光素子の劣化に伴う設定電圧のマージンが不要となり、発熱や消費電力を低減することができる。そして特に、駆動用トランジスタの発熱を低減することができるため、発光素子の劣化を防止することができる。

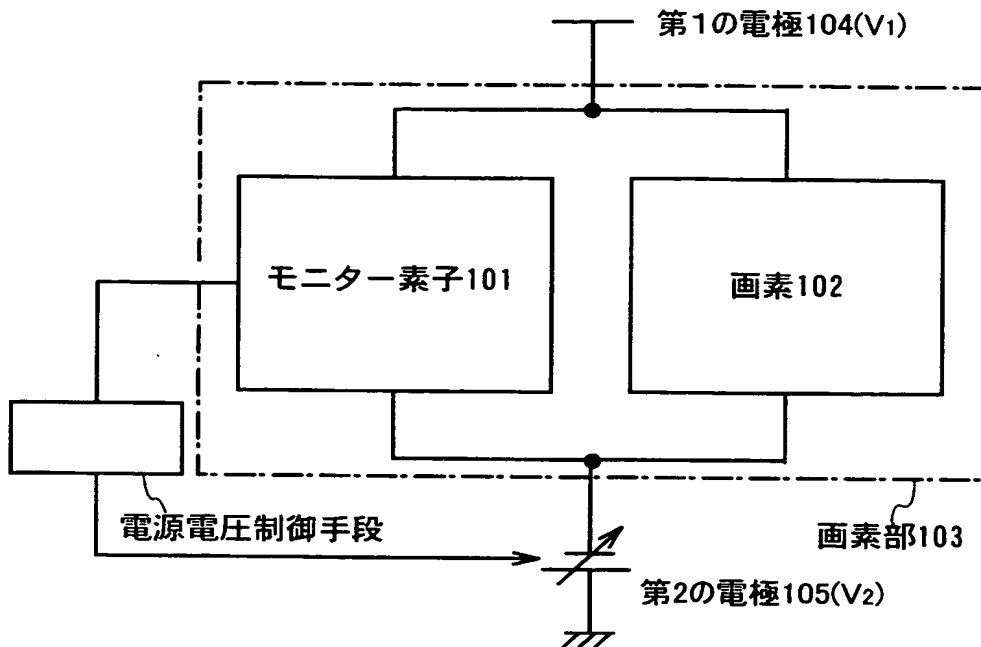
【図面の簡単な説明】

- 【図 1】 本発明の表示装置の画素部の模式図。
- 【図 2】 本発明の表示装置の動作を示すフローチャート。
- 【図 3】 本発明の表示装置の画素部の模式図。
- 【図 4】 本発明の表示装置の画素部の模式図。
- 【図 5】 本発明の表示装置の画素部の等価回路図。
- 【図 6】 本発明の表示装置の画素部の上面図。
- 【図 7】 本発明の表示モジュールの上面図。
- 【図 8】 トランジスタの V-I 特性を示す図。
- 【図 9】 本発明の表示装置の画素部を有する電子機器を示す図。
- 【図 10】 本発明の表示装置の画素部の模式図。

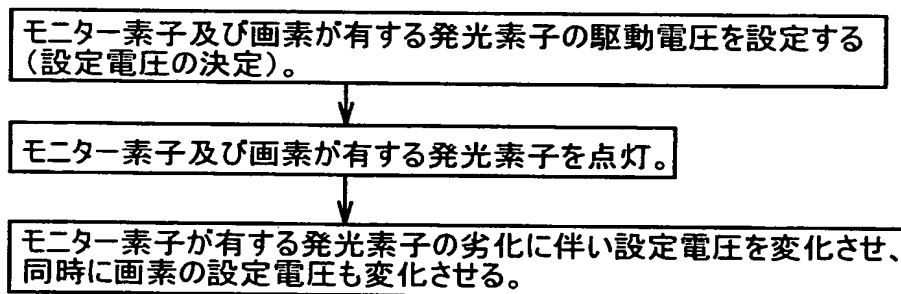
【図 1 1】 本発明の表示装置の画素部の模式図。

【書類名】 図面

【図 1】

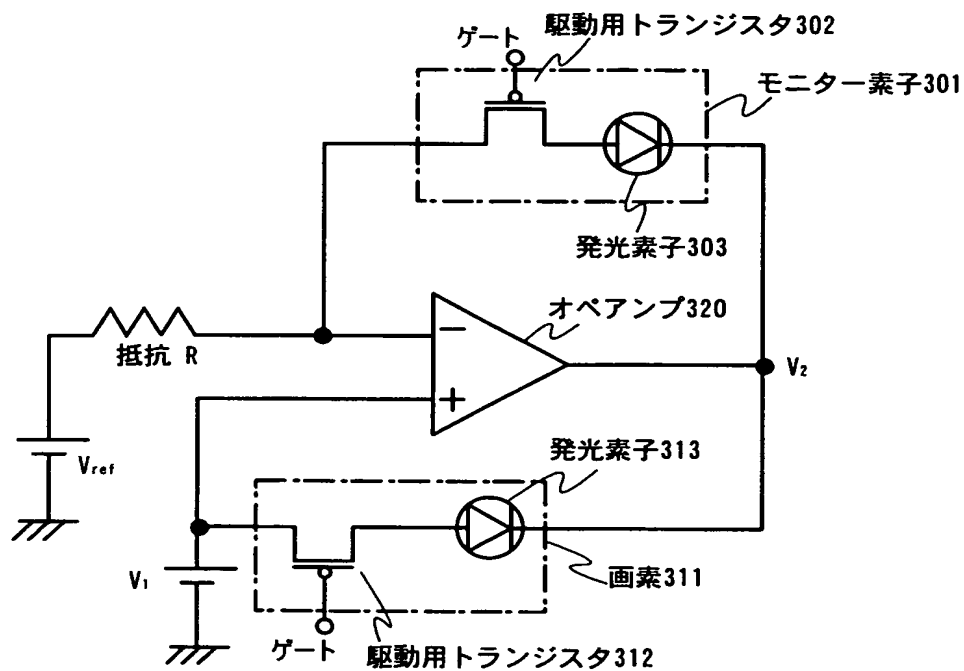


【図 2】

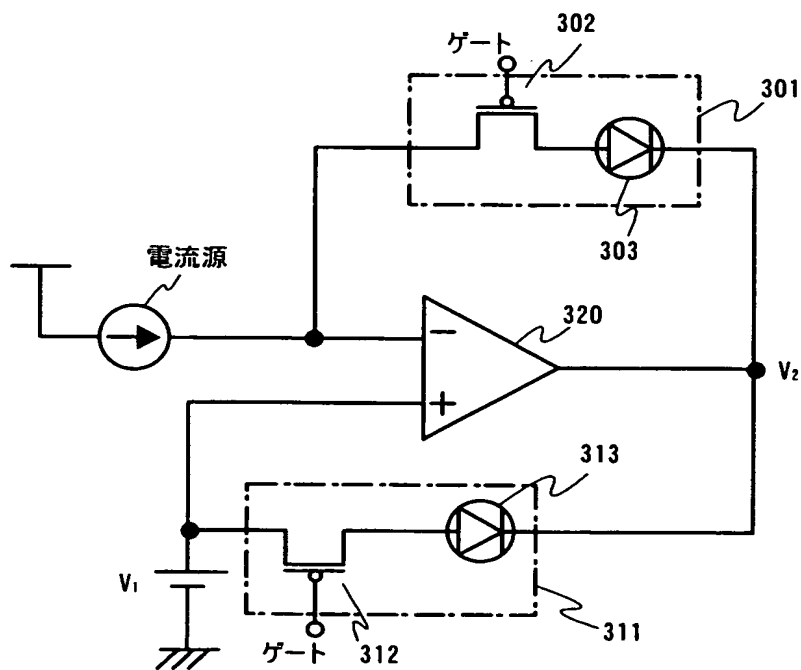


【図 3】

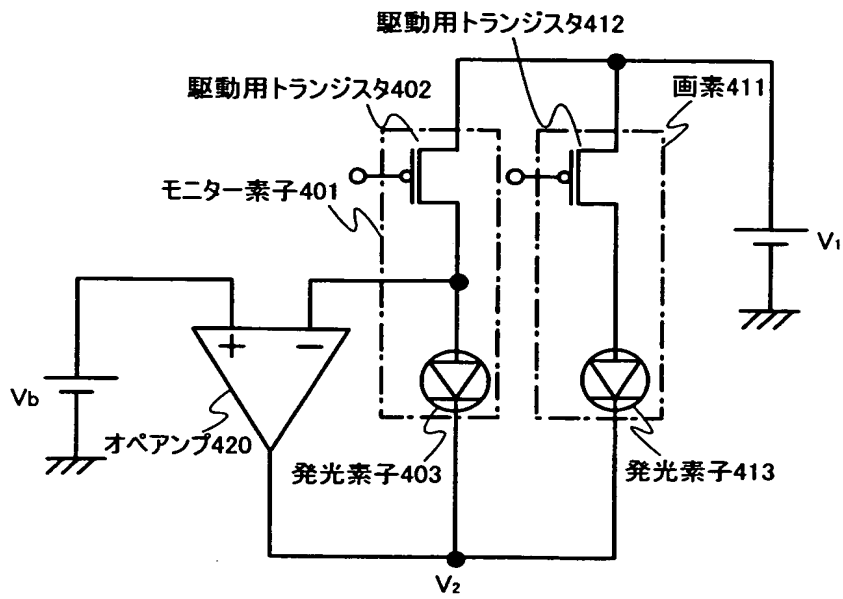
(A)



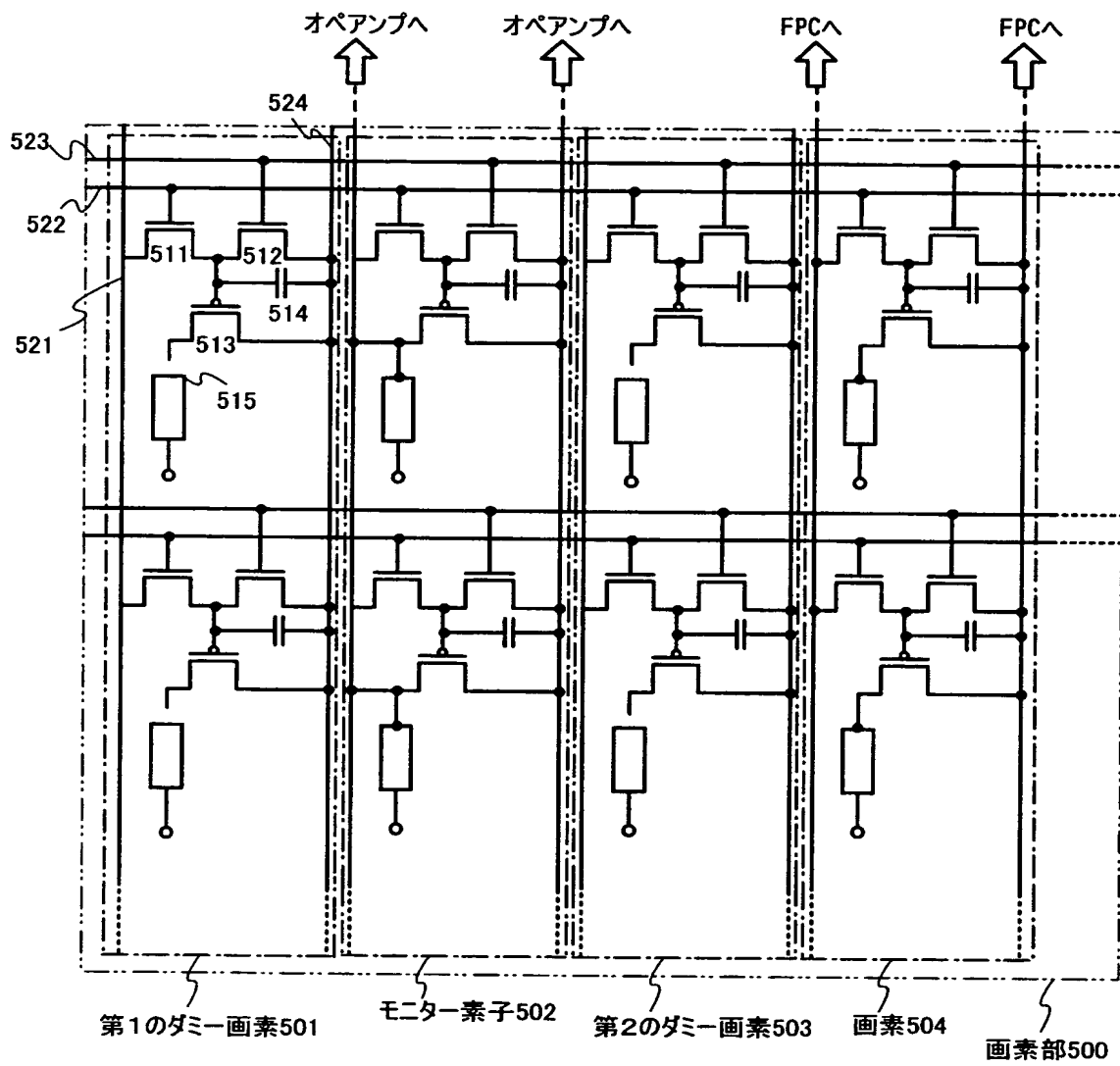
(B)



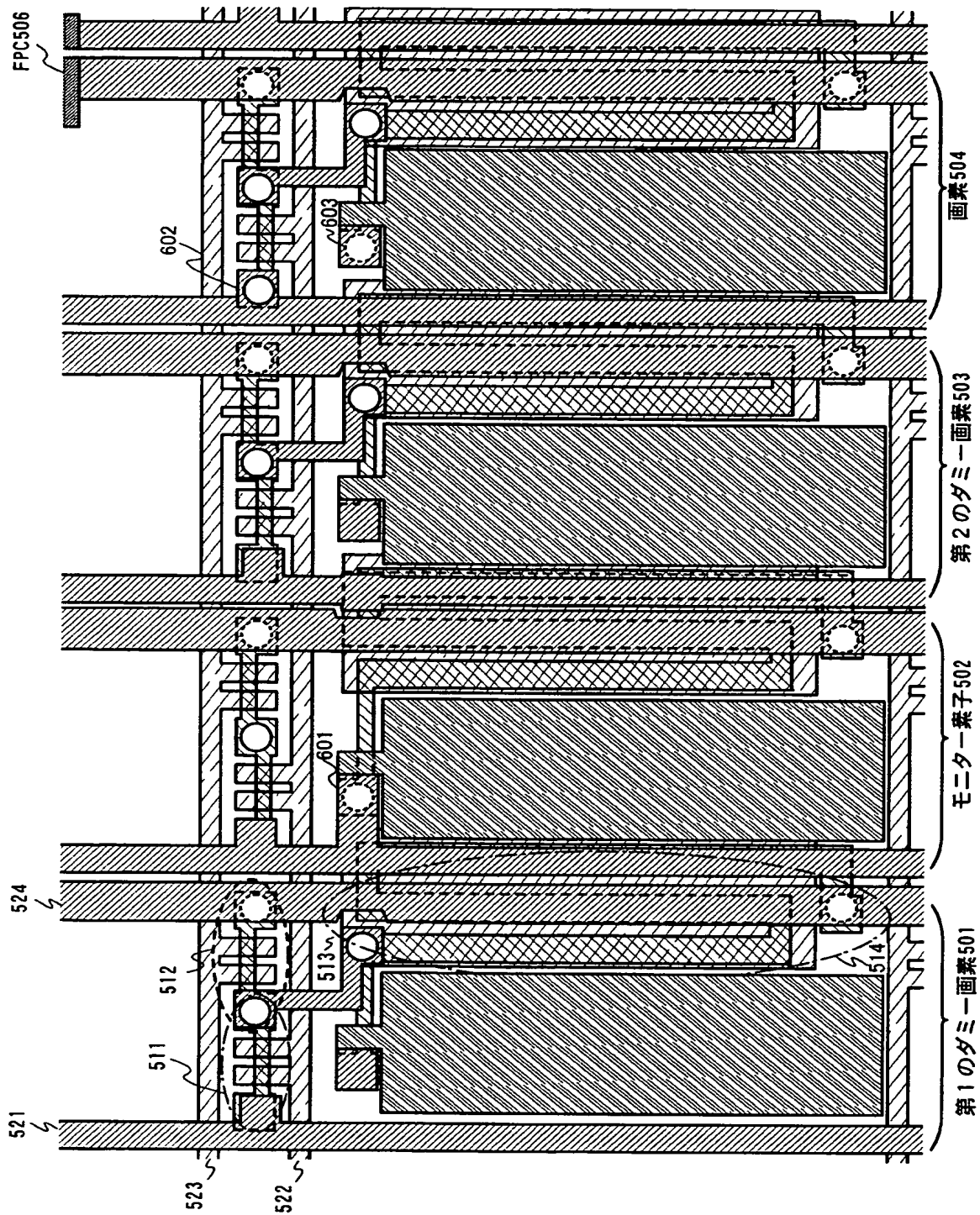
【図 4】



【図 5】

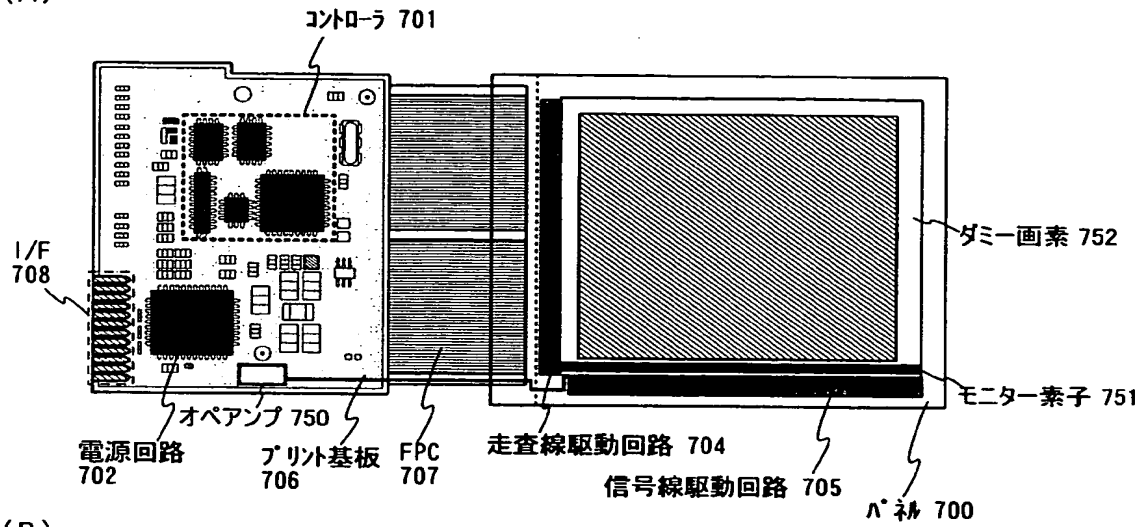


【図 6】

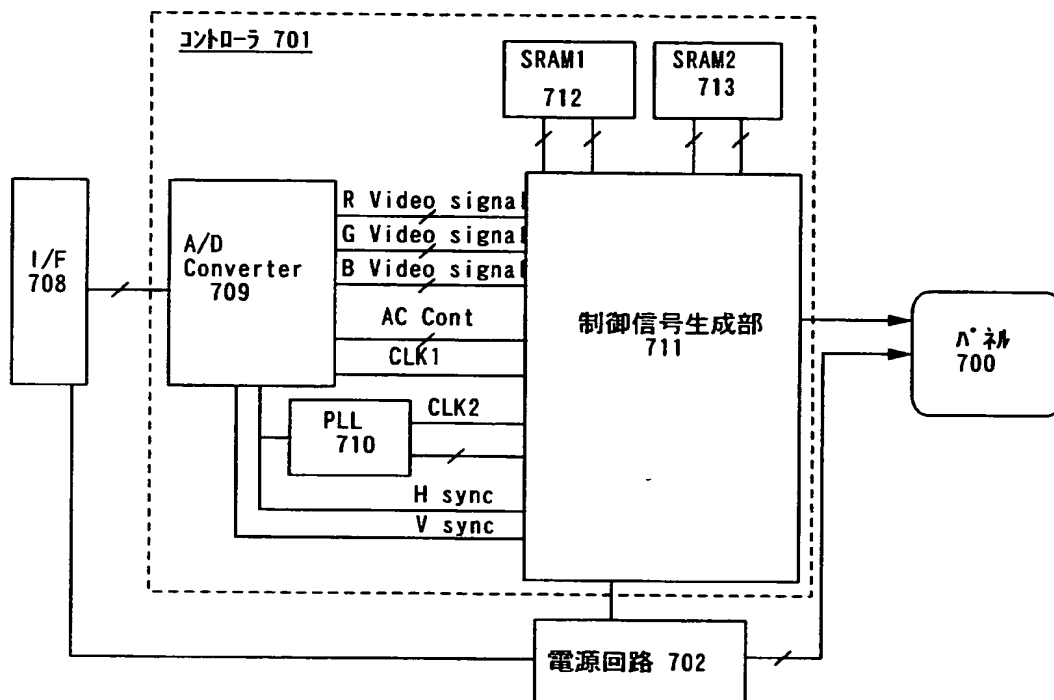


【図 7】

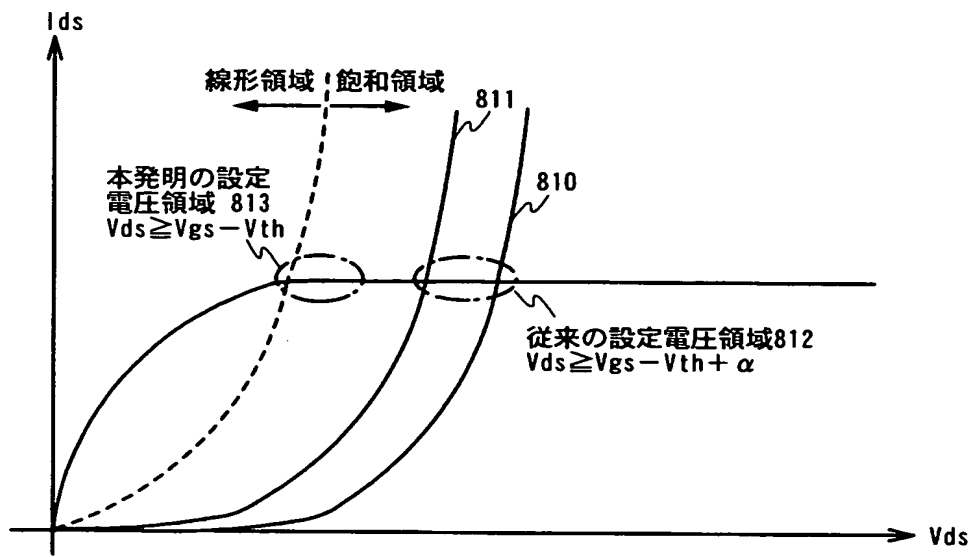
(A)



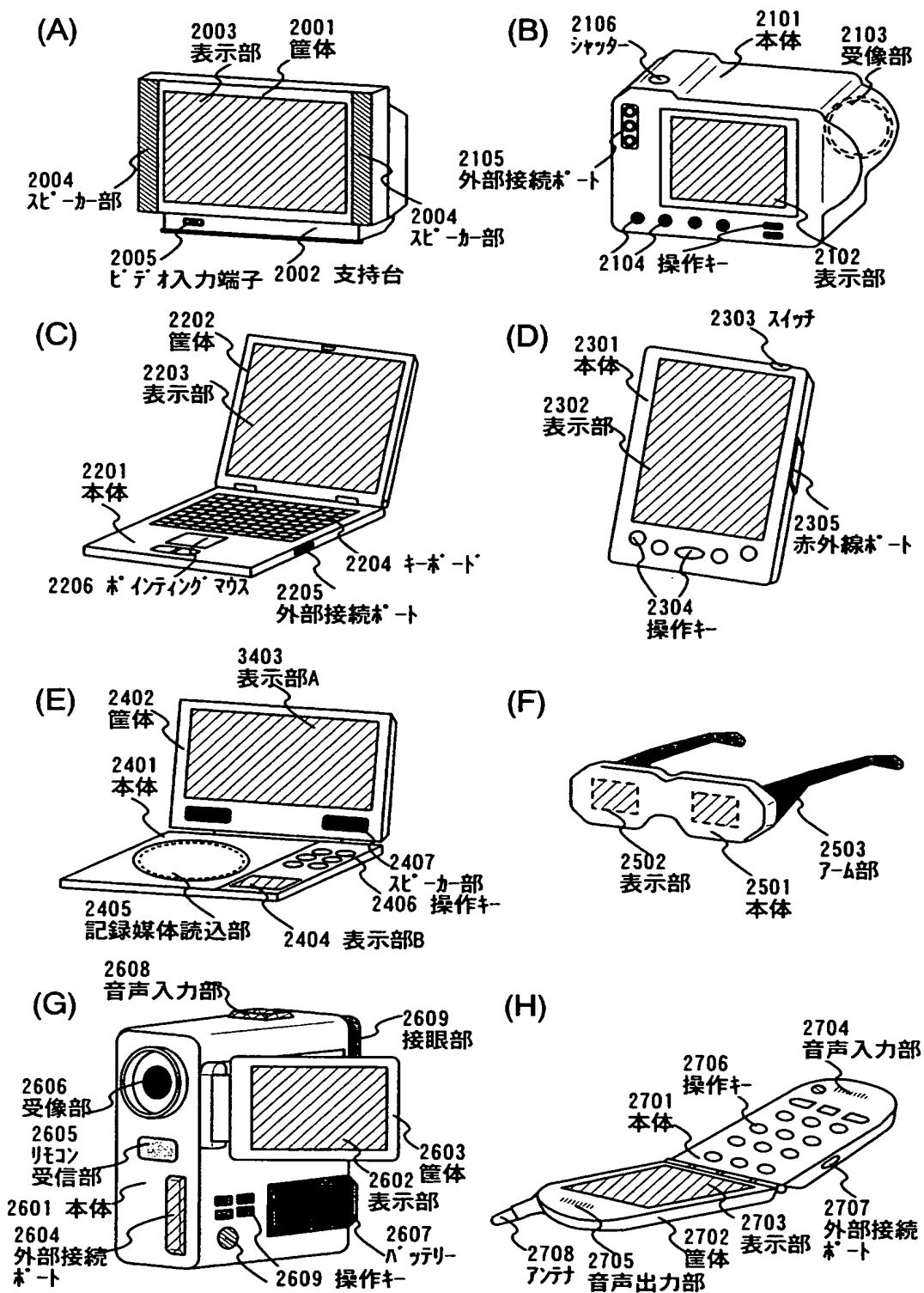
(B)



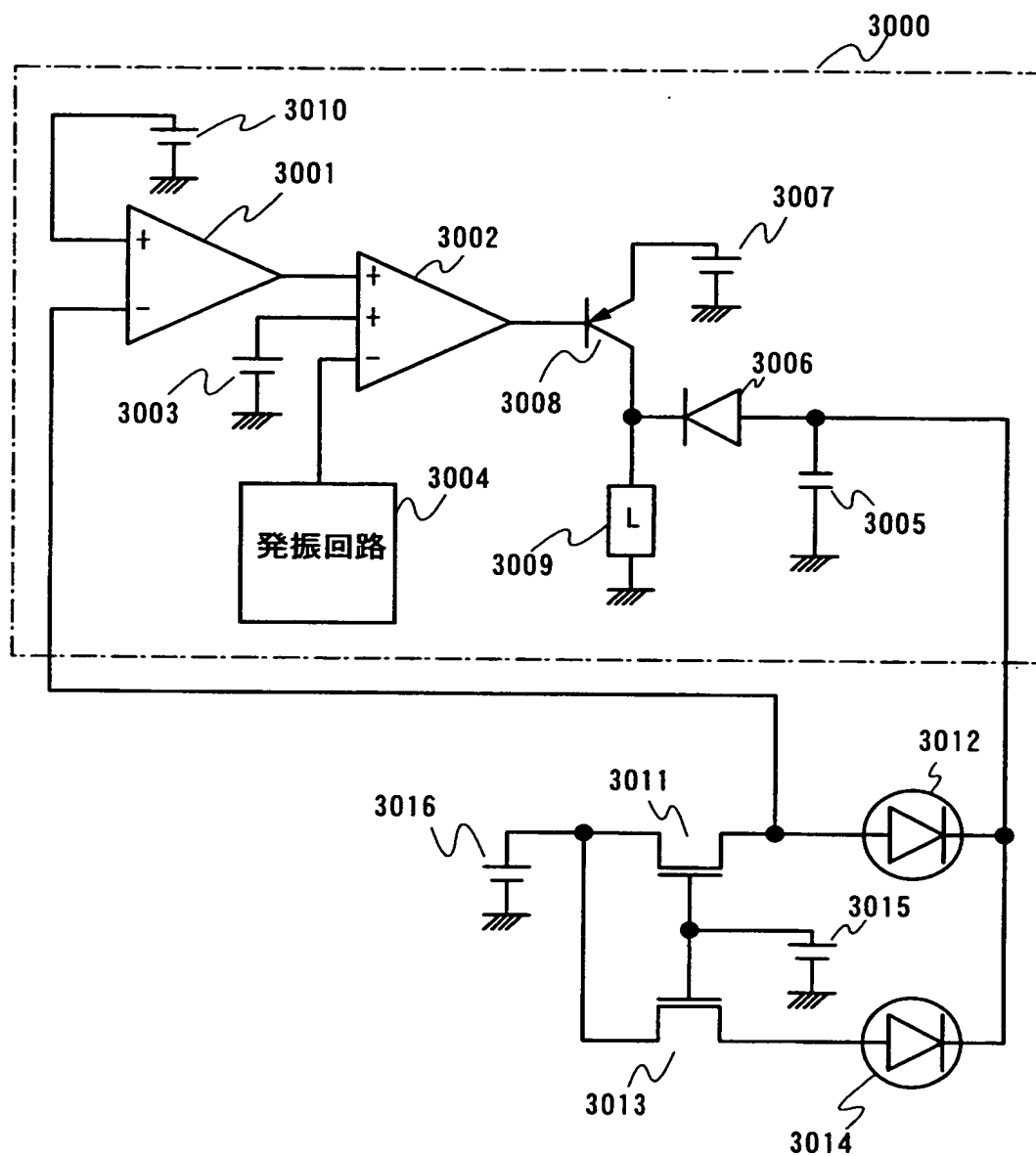
【図 8】



【図 9】

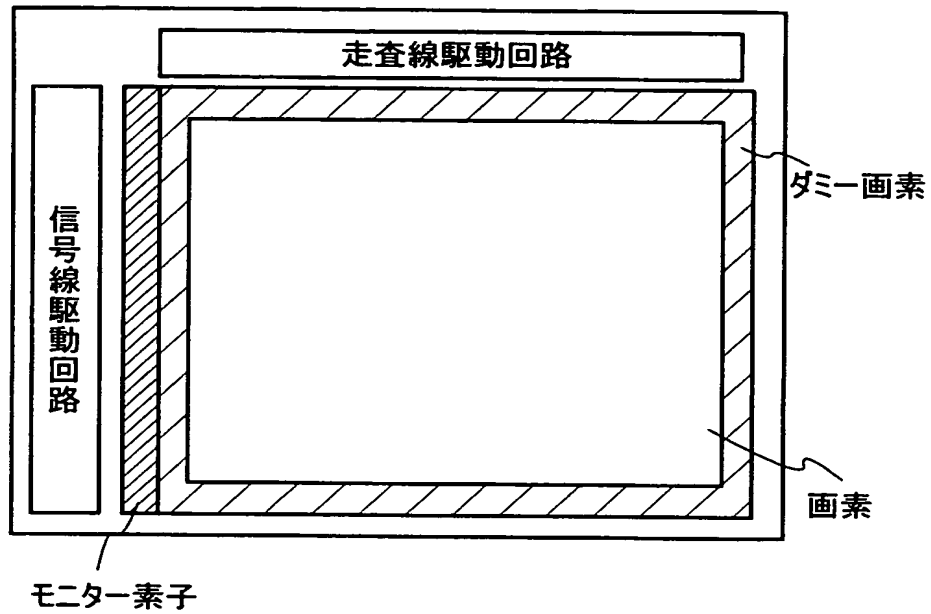


【図 10】

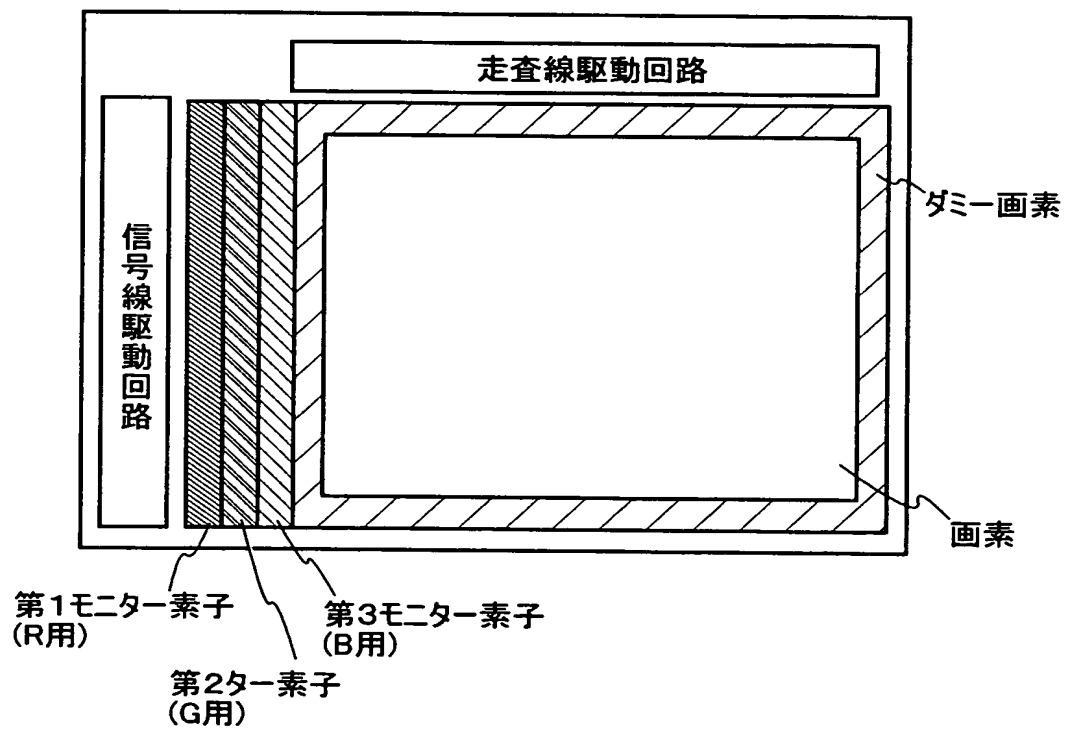


【図 11】

(A)



(B)



【書類名】 要約書

【要約】

【課題】 従来の設定電圧は、発光素子の特性変化のマージンを見込んだ値となっており、駆動用トランジスタのソース・ドレイン間電圧 V_{ds} を高く設定する必要があった。そのため、発光素子へ印加する電圧、すなわち発光素子の陰極と陽極にかかる電圧が高くなってしまい、それに伴い発熱や消費電力が高くなってしまった。

【解決手段】 本発明は、発光素子の劣化に伴う電流値の変化をフィードバックし、設定電圧の設定を行う電源電圧を制御する手段を設け、設定電圧を修正することを特徴とする。すなわち、設定電圧を飽和領域と線形領域との境界付近（臨界付近）とし、特に初期の設定電圧は劣化分の電圧マージンを要しないことを特徴とする。

【選択図】 図 1

特願 2 0 0 2 - 3 1 8 9 7 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1 . 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所